

## **AURIX™ TC4xx: 32-Bit Multicore-Mikrocontroller-Familie (Aurix-3G Dritte Generation) - Live-Online-Training**

### **Ziele - Ihr Nutzen**

Sie kennen die Architektur, die wesentliche On-chip-Peripherie und die Besonderheiten (insbesondere der Multicore-Architektur und Safety-Erweiterungen sowie Virtualisierung und Schutzmechanismen) der Bausteinfamilie AURIX™.

Sie können Low-Level-Treiber für diese Hardware einsetzen, Beispiele für Ihre Zwecke adaptieren und mit einem Debugger testen.

Demos und Beispiele veranschaulichen und erleichtern den Umgang mit den Bausteinen.

Ihre Vorteile:

Effektiver, zeitsparender Einstieg in die Gesamthematik (3-monatige Zeitersparnis nach Angabe von Kunden)

Praktische Tipps zu Multicore, Safety, Security und Virtualisierung

### **Teilnehmer**

Hardware- und Software-Architekten, Hardware- und Software-Entwickler, Testingenieure, Integratoren //  
HINWEIS: Für die Teilnahme am Aurix-3G-Training ist ein gültiges NDA (Non-disclosure Agreement) erforderlich.

### **Voraussetzungen**

ANSI-C Kenntnisse; Erfahrung mit Programmierung und Aufbau eines Mikroprozessor-/Mikrocontrollersystems. Kenntnisse der Vorgänger-Generationen sind von Vorteil, aber nicht zwingend notwendig.

### **Live Online Training**

28.09. – 02.10.2026 3.500,00 €5 Tage

14.12. – 18.12.2026 3.500,00 €5 Tage

\* Preis je Teilnehmer, in Euro zzgl. USt.

Anmeldecode: L-AURIX3G

### **Präsenz-Training - Deutsch**

<b>Termin</b>	<b>Dauer</b>
20.07. – 24.07.2026	5 Tage

### **Live-Online - Englisch**

<b>Termin</b>	<b>Dauer</b>
28.09. – 02.10.2026	5 Tage

### **Präsenz-Training - Englisch**

**Termin**                      **Dauer**  
20.07. – 24.07.2026 5 Tage

## **AURIX™ TC4xx: 32-Bit Multicore-Mikrocontroller-Familie (Aurix-3G Dritte Generation) - Live-Online-Training**

### **Inhalt**

#### **Introduction**

#### **System Architecture**

#### **Internal Infrastructure**

- SRI
- FPI
- LLI

#### **Virtual Machines and Hypervisor**

#### **TriCore™ CPU**

- Context Switching
- New Instructions
- Virtualization
- Trap System
- MPU
- System timer

#### **Protection Mechanisms**

- PROT
- APU

#### **Memory**

- NVM
- UCBs
- SOTA
- Cache

#### **Ports**

#### **Interrupt Router (IR)**

#### **System Direct Memory Access Controller**

#### **Safety Concept**

- CRC Engine
- Watchdogs
- BIST
- Clocking
- Voltage Monitors
- SMU

#### **Security Concept**

- CS Real-time Module
- CS Satellite

#### **Power Management System**

- Domains
- Wakeup Timer
- RTC
- Standby Controller

#### **System Control and Management**

- Clocking
- NMI
- Reset
- Firmware
- Boot

**Complex Peripherals Overview and Special Features**

- PPU
- GTM
- CAN
- xSPI
- PCIe
- ETH

**Data Routing Engine****Analog to Digital Conversion**

- TMADC
- Fast Compare
- DSADC
- CDSP

**Multicore Debug**

**HINWEIS:** Die Aurix-3G-Kursunterlagen sind auf Englisch

-----

**HINWEIS:** Für die Teilnahme am Aurix-3G-Training ist ein gültiges NDA (Non-disclosure Agreement) mit dem Bauteilhersteller erforderlich.

-----

**Bitte beachten Sie, dass ADAS-spezifische Blöcke nicht explizit im Training behandelt werden. Bei Bedarf wenden Sie sich bitte vorab an unser Servicebüro unter Tel. +49 (0)89 450614-71.**