

Arm7/ Arm9/ Arm10/ Arm11™: Architektur und Embedded-Programmierung - Präsenz-Training

Ziele - Ihr Nutzen

Sie kennen die Arm-Architektur und können Programme in Assembler und C erstellen. Sie können die Programme im Speicher platzieren und testen. Sie haben den perfekten Einstieg in die Entwicklung von Arm-basierenden Systemen.

Teilnehmer

Software- und Hardware-Entwickler

Voraussetzungen

ANSI-C und Mikrocontroller-Grundkenntnisse.

Arm7/ Arm9/ Arm10/ Arm11™: Architektur und Embedded-Programmierung - Präsenz-Training

Inhalt

Arm Prozessor-Architektur

- Operation-Modes, States, Pipeline, Register-Organisation
- User-Mode, Fast-Interrupt (FIQ) Mode, Interrupt (IRQ) Mode
- Supervisor-Mode, System-Mode, Undefined-Mode
- Thumb-2-State, Arm-State, Thumb-State, Jazelle-State
- Arm Registerdatei
- Status-Register

Arm Prozessor-Cores: Überblick

- Arm7 / Arm9 / Arm10 / Arm11 Prozessor-Core
- Cortex®-M, Cortex®-R, Cortex®-A Prozessor-Cores

Arm, Thumb und DSP Befehlssätze

- v4, v4T, v5, v6 Befehle
- v7 - Thumb-2 Befehlssatz: Überblick
- Arm/Thumb Interworking
- Assembler-Direktiven

Exception Handling

- FIQ, IRQ, ABORT, UNDEF, SVC
- Vektor-Tabelle
- Exception Handler Templates
- Vectored Interrupt Controller (VIC)

System Control Coprocessor, CP15

- Arm Coprozessor-Konzept
- Gesamtsystemsteuerung & -konfiguration
- Cache-Konfiguration und -Management
- Memory-Management Unit (MMU): Konfiguration
- System Performance Monitoring

VFP2 Floating Point Unit

- VFP2 Architektur
- VFP2 Befehlssatz: Überblick

Level 1 Memory Interface

- Tightly Coupled Memory
- Cache-Architektur
- DMA-Interface

Level 2 Memory System

- Advanced Microprocessor Bus Architecture (AXI)
- AXI Bus-Master
- AXI Bus-Slaves
- Second-Level Cache
- On-chip RAM, Peripherie
- Externer Speicher
- Memory Management Unit (MMU)
- Translation Lookaside Buffer (TLB)
- Page-Tables, Attribute
- Virtuelle Adressierung, Tablewalk

Memory Protection Unit (MPU) für embedded Systeme**Clock, Reset und Power Control****Arm Debug-Support**

- Embedded Trace Macrocell (ETM)
- Performance Monitoring Unit (PMU)
- CoreSight Debug-Komponenten
- Debug-Coprozessor, CP14

Embedded Software Development

- Bibliotheksroutinen an die Hardware anpassen (Retargeting)
- Code und Daten im Speicher platzieren (Scatter Loading)
- Linker Description File
- Reset, Startup, Startup-File

Effiziente C-Programmierung für die Arm-Architektur

- Compiler-Optimierung, Compiler-Optionen
- Schnittstelle C - Assembler
- Programmierrichtlinien für Arm-Compiler
- Lokale und globale Daten optimal verwenden

Hardwarenahes C

- C-Statements und deren Ausführung in Assembler
- Zugriff auf Peripherie in C
- Softwarearchitektur für Embedded Systeme
- Strukturierte (objektorientierte) Beschreibung von Peripherie

Übungen mit den Arm RealView Tools

- Auf Anfrage können auch weitere Tools eingesetzt werden
- Alle Programme werden auf einem Evaluierungsboard getestet

Präsenz-Training

Termin	Preis *	Dauer
13.05.2024 – 16.05.2024	2.800,00 €	4 Tage

* Preis je Teilnehmer, in Euro zzgl. USt.

Anmeldecode: ARM-7/9

Präsenz-Training - Englisch**Dauer**

4 Tage

Coaching

Unsere Coaching-Angebote bieten den großen Vorteil, dass unsere Experten ihr Wissen und ihre Erfahrungen direkt in Ihren Lösungsprozess einbringen und damit unmittelbar zu Ihrem Projekterfolg beitragen.

Für Ihre Anfrage oder weiterführende Informationen stehen wir Ihnen gern zur Verfügung.